

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平9-264760

(43)公開日 平成9年(1997)10月7日

(51)Int.Cl. ⁴	識別記号	庁内整理番号	F I	技術表示箇所
G 0 1 D	5/249		G 0 1 D	J
	5/245		5/245	Y
				R
G 0 1 R	33/09		G 0 1 R	R
			33/06	

審査請求 未請求 請求項の数3 O L (全 10 頁)

(21)出願番号 特願平8-77583

(22)出願日 平成8年(1996)3月29日

(71)出願人 000108421

ソニー・プレジジョン・テクノロジー株式
会社東京都品川区西五反田3丁目9番17号 東
洋ビル

(72)発明者 根門 康夫

東京都品川区西五反田3丁目9番17号東洋
ビル ソニーマグネスケール株式会社内

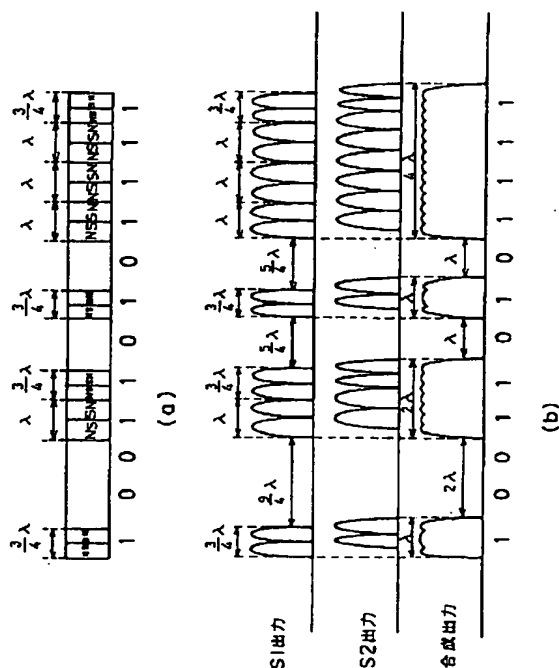
(74)代理人 弁理士 松隈 秀盛

(54)【発明の名称】 位置検出装置

(57)【要約】 (修正有)

【課題】 MR素子等の磁気センサを使って符号板上に記録されたアブソリュートコードを読み取る際に読み取った信号を補正することなく直接使用できるようにする。

【解決手段】 アブソリュートコードで成るトラックを有する符号板と、複数の検出ヘッドから成り、位置検出器とを備え、検出ヘッドの各々は、移動方向に所定の素子間隔長分離れて配置された一対の磁気センサで構成され、アブソリュートコードは、論理値“0”又は“1”のどちらか一方を所定波長の交番磁気で記録した着磁部、他方を無着磁部とするアブソリュートパターンで形成し、上記着磁部の長さは、上記論理値を単位とする記録波長に、連続する上記一方の論理値の数を乗算した値から上記一対の磁気センサの素子間隔長を減算した長さとし、上記無着磁部の長さは、上記記録波長に、連続する上記他方の論理値の数を乗算した長さ的一对の磁気センサの素子間隔長を加算した長さとする。



【特許請求の範囲】

【請求項1】 論理値“0”と“1”の組み合わせで形成されたアブソリュートコードで成るトラックを有する符号板と、複数の検出ヘッドとから成る位置検出器とを有し、上記符号板と上記位置検出器とは該符号板のトラック長手方向に対して相対的に移動可能のように設けられた位置検出装置であって、

上記検出ヘッドの各々は、上記符号板のトラック長手方向に所定の素子間隔長分離れて配置された、一対の磁気センサで構成され、

上記アブソリュートコードは、論理値“0”又は“1”のどちらか一方を所定波長の交番磁気で記録した着磁部、他方を無着磁部とするアブソリュートパターンで形成し、

上記着磁部の長さは、上記論理値を単位とする記録波長に、連続する上記一方の論理値の数を乗算した値から上記一対の磁気センサの間の間隔長を減算した長さとし、

上記無着磁部の長さは、上記記録波長に、連続する上記他方の論理値の数を乗算した長さ一対の磁気センサの間の間隔長を加算した長さとした、

ことを特徴とする位置検出装置。

【請求項2】 請求項1に記載の位置検出装置において、

前記符号板上に形成されたアブソリュートパターンの各ビット当たりの着磁部の長さ b は、検出するアブソリュート出力の最小分解能長を l とし、着磁部を形成する一方の論理値が連続するビット数を n とすると、1つのビットの長さを $b = (3/4)l$ とし、他の $(n-1)$ ビットの各ビットの長さを $b = l$ としたことを特徴とする、位置検出装置。

【請求項3】 請求項1に記載の位置検出装置において、

検出するアブソリュート出力の最小分解能長を l 、記録用交番磁界の波長を $\lambda = l/m$ (m は正の整数)、着磁部を形成する一方の論理値が連続するビット数を n とすると、

前記符号板上に形成すべきアブソリュートパターンの1ビット当たりの着磁部の長さは、

$$\{1 - (1/4mn)\} \lambda。$$

とすることを特徴とする位置検出装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、直線及び回転移動物体の絶対位置検出に使用される位置検出装置に於いて、安定した絶対値信号を出力する位置検出装置に関する。

【0002】

【従来の技術】非繰返しコードを応用した1トラック型アブソリュートパターンを持つ磁気式アブソリュートエンコーダは既に提案されている。それらのエンコーダ

については例えば、特開平1-79619号公報、特開平1-311221号公報に開示されているので、それらを参照されたい。

【0003】ここでは、本発明に關係して必要な部分のみを簡単に説明するにとどめる。アブソリュート型エンコーダは、スケールとそのスケールを読み取るヘッドから成り、スケールは1つのトラックに磁氣的にコード（符号）が記録されたものであり、ヘッドはそのトラックに沿って移動してコードを読み取るようになっている。

【0004】図11は、このスケールとヘッドH1、H2、H3、H4を図示したもので、この場合、ヘッドは4つ設けられていて、これらが直列に並べられており、スケール上を一体となって移動し、4ビットの出力を出す。同図において、スケール上の空白部分は無着磁部であり、SNで表された小区間は着磁部である。

【0005】図11において、無着磁部は論理“0”、着磁部は論理“1”に対応付けられており、スケール上の無着磁部、着磁部の配列に対応してスケールの上方面に対応する論理値が示されている。このスケールに沿ってヘッドを動かした時の各ヘッドの出力はスケールの下方に示されている。

【0006】4つのヘッドH1、H2、H3、H4の出力を組み合わせた値、即ち、図11のヘッド出力を縦方向に読んだ値は、スケール上の位置検出器の絶対位置であり、同図の最下段に対応する16進符号で示すとおり、同一の数値が繰り返されることがない。

【0007】スケール上に記録するコードの基本的な構成は、図12に図示したように、M系列等の非繰返しパターンを使用したコードである。なお同図には、5ビット、6ビット、8ビット、10ビットの場合が例示されている。

【0008】これらのコードの1つを使ってアブソリュートトラックを形成する場合、パターン0と1の内の一方を着磁、他方を無着磁として、記録部分1ビットに対し波長 λ の交番磁気を対応させて記録し、アブソリュートパターンとする。また、これに加えて、後述するように、アブソリュートトラックと平行に波長 2λ の交番磁気で構成されたインクレメンタルパターンを併設して、アブソリュートパターンと同期を取り、高分解能化を計

るようにすることもできる。

【0009】また、エンコーダは使用環境上静止していることが多いので、パターン検出器には、静磁界を検出できるものを用いる。そうして、特にロータリーエンコーダの場合にはそれが高速で回転するので、非接触で検出することができるMR素子（磁気抵抗効果素子）等が一般的に用いられている。

【0010】ここで、図13及び図14を参照してMR素子について簡単に説明すると、図13に示すように、2本のMR素子a、bを $(1/4)\lambda$ 隔てて平行に並

べ、この2本のMR素子と2つの抵抗 R_f とをブリッジ回路を構成するように接続し、その出力 e_1 、 e_2 を差動増幅器に入力し、その増幅器の出力に合成出力を得るようにする。以下の説明においては、この2本のMR素子から構成される検出器をセンサと呼ぶ。

【0011】上記センサを、図14に示すように、スケールの読み取り方向に沿って移動すると、同図の(3)に示すとりの出力信号が検出される。今、上記MR素子から成るセンサが図の(ア)の位置にある時、素子aと素子bが受ける磁界の大きさは同じになり、出力電流は互いに相殺されるのでMR素子の出力はゼロになる。

【0012】(ア)の位置を過ぎて同図の右の方向に動くとき素子aにかかる磁界が増加し、素子bにかかる磁界が減少するので出力は増加し、次のSN区間の中央のところで出力が最大になる。更にその点を過ぎると、素子aにかかる磁界が減少し、素子bにかかる磁界が増加するのでMR素子センサの出力は減少し、NNの所で出力ゼロになる。更に右に動くとMR素子センサの出力は増加し、図示の(イ)の点で最大になる。

【0013】次にこのMR素子センサを使ったアブソリュートパターン読み取りについて、図15を参照して、概略説明する。ここでは、説明を簡単にするために、4ビットコード出力の1トラック型アブソリュートパターンとして説明するが、他の場合も同様である。

【0014】まず、センサ(S1)1つでアブソリュートトラック(1-a)を再生したときの再生出力を調べると図16の最上段に示す出力波形となる。即ち、再生波形は着磁部が丁度 $\lambda/2$ のところで分断した波形となっている。

【0015】この分断を解消するために、素子間隔 $\lambda/4$ 離れたもう一つのセンサ(S2)を用いて、同じアブソリュートトラックを再生する。この再生出力は図16の中段に示すような出力波形となっている。

【0016】そこで、これらのS1出力とS2出力を加算すると、図16の下段に示すような分断のない角形に優れた出力を得ることができる。

【0017】図15の(1-a)に示すアブソリュートパターン上には、間隔が $\lambda/4$ 離れた2つ1組のセンサS1及びS2で成るヘッドがビット間隔 λ 毎に4組(H1、H2、H3、H4)設けられ、同図の(1-b)に示すインクレメンタルパターン上には間隔 $\lambda/2$ 離れた2つ1組のセンサで成るヘッドH5、H6が間隔 $(7/4)\lambda$ 離れて設けられている。

【0018】従って、上記のヘッドから得られる出力波形を波形成形器等で成形して、4組の各出力を組み合わせることにより、4ビットのアブソリュートコードを得ることができる。

【0019】

【発明が解決しようとする課題】図16から明らかなとおり、1つのヘッドを構成する2つのセンサS1とS2

の出力の和を作った場合、その和出力は、S1の出力、S2の出力のどちらよりも幅の広い信号波形になっている。

【0020】今、S1の出力を基準にして考えると、合成出力(和出力)の幅を形成する着磁部、即ち論理“1”の区間の幅は、S2の波形の後部の $(1/4)\lambda$ の長さ分だけ幅広になっている。そうして、その幅広になった分だけ無着磁部、即ち論理“0”の区間の幅が狭くなっている。

【0021】この幅の増加分は、単独で存在する(1ビットの)着磁部に対しても、連続して存在する(数ビットから成る)着磁部に対しても等しい値、即ち $\lambda/4$ (1対のセンサの間の間隔分)であるから、着磁部と無着磁部の記録間隔が不均一となり、得られた出力をそのままアブソリュートコードとして利用することができない。

【0022】それ故、本発明の一つの課題は、出力がアブソリュートコードとしてそのまま利用可能なアブソリュートパターン記録方式を提供することである。また、本発明の他の課題は、このアブソリュートエンコーダを適用した位置検出装置を提供することである。

【0023】

【課題を解決するための手段】上記課題を解決するために、本発明によれば、着磁部が単独で存在する部分は要求するビット長 λ に対して $(3/4)\lambda$ 、即ち、素子間隔 $\lambda/4$ だけ差し引いた波長の交番磁気で記録する。

【0024】また、着磁部が連続して存在する部分に対しても同様に、その連続部分のうちの1ビットに対して $(3/4)\lambda$ で記録(残りの部分は波長 λ で記録)、もしくは、連続部分よりセンサ間隔分だけ差し引き、連続部分のビットの個数で均等分割した長さを1つのビットの記録長として記録する。

【0025】図1は、この様子を図示したもので、同図の(a)はスケール上の着磁パターンを示し、 $(3/4)\lambda$ 、又は $(3/4)\lambda$ と λ の整数倍の組み合わせによって形成されている。

【0026】同図(b)は、2つの(MR素子)センサ、S1とS2の各出力の波形およびそれらの合成出力の波形を示している。各センサで検出される信号の出力波形の幅はスケール上の磁気パターンと同じであるが、2つのセンサの間に $(1/4)\lambda$ の間隔があるので合成出力の波形幅は λ の整数倍になっている。

【0027】

【発明の実施の形態】次に、図2を参照して、本発明の位置検出装置の一実施形態について説明する。図2は、記録方形波長(着磁部の単位区間NSSN)を $\lambda=80\mu\text{m}$ 、着磁部を論理“1”、無着磁部を論理“0”とし、“1”が単独で存在する部分を、要求するビット長 λ に対して $(3/4)\lambda$ の交番磁気で記録し、“1”が連続で存在する部分をその連続部のうちの1つのビット

に対して $(3/4)\lambda$ の交番磁気で記録して、“0”が単独及び連続で存在する部分にセンサ間隔分だけ無着磁の部分を増加させた4ビットコードを出力するアブソリュートパターンを作成し、実際に得た、センサ間の間隔が $\lambda/4$ の2つのセンサによる差動出力を示す。図示のとおり、着磁部、無着磁部の長さが均等な出力が得られることが確認できる。

【0028】次に、図3を参照して、本発明の位置検出装置の他の実施形態について説明する。この実施形態においては、センサ間の距離分の長さを連続部分に対して平均的にする方法を示す。

【0029】同図に示すとおり、2進信号1ビットに対して検出される信号の長さが λ になるようにするために、センサS1、S2の出力の長さが $(3/4)\lambda$ になるような均等な波形の着磁部を形成し、センサS1の出力とセンサS2の出力を合成すれば、合成出力は λ の長さになる。

【0030】同図に示すとおり、2進信号の2ビットが連続して“1”の所では、各ビットに対する着磁部の長さを均等に $(7/8)\lambda$ にする。こうすることにより、2ビット分の長さは $(7/8)\lambda \times 2 = \lambda + (3/4)\lambda$ となり、これにセンサ間の間隔による誤差分 $(1/4)\lambda$ を加えたときに 2λ となり、ちょうど得ようとする2ビット分の長さになる。以下同様にして2進信号が3ビット以上連続する所に対しても誤差分を平均に分配することができる。

【0031】一般に、検出するアブソリュート出力の1ビットの長さを λ とするとき、記録波長（符号板に記録する1ビットの長さ）は下記の式で表すことができる。
記録波長 = $\{1 - (1/4n)\} \lambda$ (n は連続するビット数)

そうして、例えば、4ビット分の着磁部が連続する場合には1つのビット長を上記の式において $n=4$ として計算し、記録波長 = $(15/16)\lambda$ とする。

【0032】このようにして記録したパターンを前記検出器によって再生すると、各ビット幅が均一で分断の無いアブソリュート信号を得ることができる。この方法によれば、各着磁ビット間隔が平均的となるので、差動出力を取ったときのコードが上記第1実施形態の場合と比較して分断がより少ないものとなっている。

【0033】図4は本発明の更に他の実施形態について示したもので、1トラック型アブソリュートエンコーダは従来型の多トラック型アブソリュートエンコーダに比べ数々の利点を有するが、各ビット境界に於いて1つでもセンサ読み誤りがあると、不定なコード出力を起してしまうという欠点があった。これらの補正として、1ビットに対し4本のMR素子を用い、2組のヘッドを構成し境界部分の検出を防ぐ方法がある。

【0034】ちなみに、アブソリュートヘッドは出力ビットが増える毎に、 $4 \times N$ (N は出力ビット数)本のM

R素子が必要となる。

【0035】この方式についての詳細は上記特開平1-79619号に記載されているが、この様子を図4を参照して簡単に説明する。図4の最上段に示す様なアブソリュートトラック(ABS)(論理“1”を着磁、論理“0”を無着磁とする)上に、長手方向に互いに素子間隔 $\lambda/4$ で配置された4本のMR素子A1、A1'、B1、B1'よりなる2組のヘッドA、Bを構成し、同図2段目に示すようなインクリメンタルトラック(INC)上に、素子間隔 $\lambda/2$ の一対のMR素子よりなるヘッドCと、それより更に $(7/4)\lambda$ 離れた一対のMR素子よりなるヘッドDが配置されている。

【0036】ヘッドを符号板(磁気パターンが記録されたスケール)に対して相対移動すると、A1、A1'、B1、B1'の各素子は、 $\lambda/4$ づつ位相のずれた出力を発生する。センサA1の出力とA1'の出力を合成して、図14に示す様なブリッジ回路にて合成した新たな出力をヘッドAの出力とすると図4の3段目に示す様な波形となる。同様に、センサB1の出力とセンサB1'の出力を合成した出力を、ヘッドBの出力として図4の4段目に示す。又、インクリメンタルパターン上のヘッドC及びヘッドDの各中点出力は位相差 90° 、出力波長 λ の正弦波となり、2つの出力を組み合わせることにより、1波長区間内ではアブソリュートな区間絶対値信号を得ることが出来る。

【0037】ヘッドAもしくはヘッドBの信号の内、一方が境界部分の不安定な信号を出力している時、他方の信号は $\lambda/2$ だけ位相がずれているので、安定な信号を出力している。ヘッドA、Bのアブソリュート出力がオン(論理“1”)からオフ(論理“0”)、又はその逆に变化する所(変化点とする)を避け安定した所の出力を取り出す為に、図5に示す様なヘッド選択信号を、ヘッドC、Dより得られる区間絶対値信号より作り、これを利用して上記AとBを安定個所でサンプリングして(図4のヘッドA、B信号における矢印部分)安定している信号を選択する様にすれば、図4の7段目に示す様な、読み誤りの無いアブソリュート信号を全域に渡り得ることが出来るというものである。

【0038】しかし、従来型のスケール記録パターンでこの補正を行なった場合、各ヘッドのアブソリュート出力A、Bは、前述した通り着磁ビット長と無着磁ビット長が不均一である為(無着磁部分が着磁部分に素子間隔長分だけ圧迫され、その分着磁部が増加している)、無着磁部の選択余裕度(変化点から選択部までの距離)が $\lambda/8$ と乏しく、信号出力に対して多少の不安が残り、アブソリュート信号と、これを選択するヘッド選択信号との位相調整も難しくなっていた。

【0039】これに対し、本実施の形態によれば、図6に図示する通り各アブソリュート出力A、Bの各ビット長が均一になった為、選択余裕度は $\lambda/4$ となり信号出

力に対する不安は解消される。

【0040】上記のエンコーダは1トラック型のアブソリュートパターンを持つエンコーダであるが、次に、図7～図10を参照して、本発明の更に他の実施形態として、上記に説明した本発明の技術思想を多トラック型のアブソリュートパターンに適用した場合について説明する。

【0041】図7～図10において、符号板（スケール）上のトラックの数は4トラックであり、これら4トラックの磁化の状態を組み合わせで4ビットのバイナリーコードを表している。図7は、本発明の符号板と比較するため、従来の位置検出装置の符号板を示している。図8は本発明による第1の改良位置検出装置の符号板、図9は本発明による第2の改良位置検出装置の符号板、図10は本発明による第3の改良位置検出装置の符号板を示す。

【0042】図8において、トラック1は2進符号の最下位ビット、トラック2は2進2桁目、トラック3は2進3桁目、トラック4は2進4桁目を示し、それぞれ2の0乗、1乗、2乗、3乗の重み付けがなされている。

【0043】トラック1については、着磁部の幅は $\{1 - (1/4)\} \lambda$ であり、トラック2については、着磁部の幅は $\{1 - (1/8)\} \cdot 2 \lambda = \{2 - (1/4)\} \lambda$ であり、トラック3については、着磁部の幅は $\{1 - (1/16)\} \cdot 4 \lambda = \{4 - (1/4)\} \lambda$ であり、トラック4については、着磁部の幅は $\{1 - (1/32)\} \cdot 8 \lambda = \{8 - (1/4)\} \lambda$ である。従って、着磁部の幅は一般にトラックTに対して $\{(2(T-1) - (1/4)) \lambda$ で与えられる。

【0044】トラックTの着磁部の幅を均等な波長で記録するためには、その着磁部の幅をその着磁部を構成するビット数 $(2(T-1))$ で割って、各ビットに対する波長 $\{1 - (1/2(T-1))\} \lambda$ を求め、この波長の交番磁界を使って記録すればよい。例えばトラック2では、 $T=2$ であるから交番磁界の波長は $\{1 - (1/8)\} \lambda$ となる。トラック3では、 $T=3$ であるから交番磁界の波長は $\{1 - (1/16)\} \lambda$ となる。トラック4では、 $T=4$ であるから交番磁界の波長は $\{1 - (1/32)\} \lambda$ である。

【0045】図9は、各トラック上に記録される着磁部の長さ比べて波長の短い交番磁界を用いて着磁した場合を示す。因みに、図9と図8を比較すると、図9では着磁部が短い波長の交番磁気の集まりとなっていることが解るであろう。図8のトラック1とトラック4を比べると、トラック4の記録波長は大きくなっており、このような大きい波長の波は波形の乱れを生じることがあるので、短い波長の交番磁界の集まりとして記録することが好ましい。

【0046】この短い波長の交番磁気は、センサ出力中で一番短い符号の長さを最小分解能 λ として、 $\lambda_0 =$

L/m (m は正の整数)で定義された波長を用いて表すことができる。

【0047】センサをMR素子で構成する場合は、2本のMR素子を素子間隔を $\lambda_0/4$ だけ離して配置し、これを1つの磁気センサとし、対をなす2つの磁気センサを $\lambda_0/4$ 離して配置しブリッジ接続して検出ヘッドを構成する。

【0048】前述したとおり、着磁部の長さは同一論理値が連続して n 個続くときは

$\{nL - \lambda_0/4\} = nm\lambda_0 \{1 - 1/4nm\}$ で形成されるから、これを波長 λ_2 の交番磁気で均等に表すと

$nm\lambda_2 = nm \{1 - 1/4nm\} \lambda_0$
即ち、 $\lambda_2 = \{1 - 1/4nm\} \lambda_0$ で表すことができる。

【0049】図10のグレーコードの場合には、トラック1が2つずつの着磁部の集まりになっており、トラック2が4つずつの集まり、トラック3と4は8つずつの集まりになっているので、トラック1に対して $\{1 - (1/8)\} \lambda$ 、トラック2に対して $\{1 - (1/16)\} \lambda$ 、トラック3と4に対しては $\{1 - (1/32)\} \lambda$ となっている。

【0050】従って、この場合は、トラックTにおける着磁部の交番磁気の波長は

$\{1 - (1/2(T+2))\} \lambda$ であり、最上位のトラックに対してはその1つ下位のトラックの交番磁気の波長と同じにする。

【0051】こうすることにより、上記1トラックアブソリュートエンコーダと同様、ビット長が均等な出力が得られる。

【0052】

【発明の効果】本発明の上記構成により、位置検出装置からの出力が正確なアブソリュート情報として利用することができ、この情報のみでもアブソリュートエンコーダの製作が可能となる。

【図面の簡単な説明】

【図1】本発明による改良型アブソリュートパターンの波長関係を示す波形図である。

【図2】本発明の図1のアブソリュートパターンを使った検出装置の実測データを示す波形図である。

【図3】本発明の他の改良型アブソリュートパターンの波形関係を示す波形図である。

【図4】本発明の更に他のアブソリュートパターンを用いた符号板とヘッドを示す模式図である。

【図5】従来型エンコーダの出力波形図である。

【図6】本発明によるエンコーダの出力波形図である。

【図7】従来装置の符号板のパターンを示す模式図である。

【図8】本発明による第1の改良型符号板のパターンを示す模式図である。

10

20

30

40

50

* る。

【図 14】MR 素子で構成されたセンサの出力波形を説明するための説明図である。

【図15】従来型の4ビットコード出力のアブソリュートパターンの構成図である。

【図16】MR素子センサの出力と2つのセンサ出力の合成波形を示す波形図である。

【符号の説明】

λ スケール記録波長

Figure 1 illustrates the waveforms for a 4-bit serial adder. The diagram shows three rows of waveforms over time, corresponding to the inputs S1, S2, and the synthesized output (合成出力). The time axis is marked with bit positions 1 through 12.

- S1 出力 (S1 Output):** Shows a sequence of pulses. The first pulse is at position 1, followed by a gap of $\frac{9}{4}\lambda$. The second pulse is at position 4, followed by a gap of $\frac{5}{4}\lambda$. The third pulse is at position 7, followed by a gap of $\frac{5}{4}\lambda$. The fourth pulse is at position 10, followed by a gap of $\frac{5}{4}\lambda$. The pulse width is $\frac{3}{4}\lambda$.
- S2 出力 (S2 Output):** Shows a sequence of pulses. The first pulse is at position 1, followed by a gap of 2λ . The second pulse is at position 4, followed by a gap of 2λ . The third pulse is at position 7, followed by a gap of 2λ . The fourth pulse is at position 10, followed by a gap of 2λ . The pulse width is λ .
- 合成出力 (Synthesized Output):** Shows the sum of S1 and S2. The first pulse is at position 1, followed by a gap of 2λ . The second pulse is at position 4, followed by a gap of 2λ . The third pulse is at position 7, followed by a gap of 2λ . The fourth pulse is at position 10, followed by a gap of 2λ . The pulse width is λ .

The bit sequence 1 0 0 1 1 0 1 0 1 1 1 1 is shown at the bottom, corresponding to the bit positions 1 through 12.

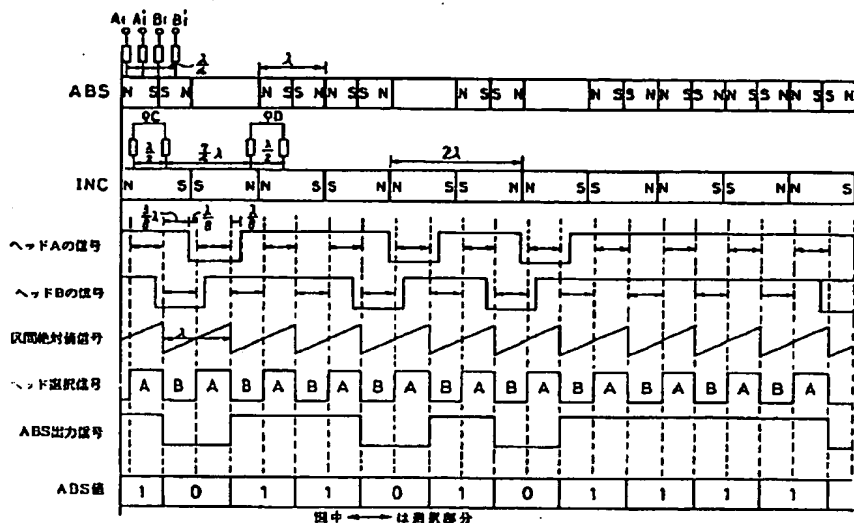
【圖 7】

4	N		S		S		N																	
3	N		S		S		N										N		S		S		N	
2	N		S		S		N		N		S		S		N		N		S		S		N	
1	N		S		S		N		N		S		S		N		N		S		S		N	

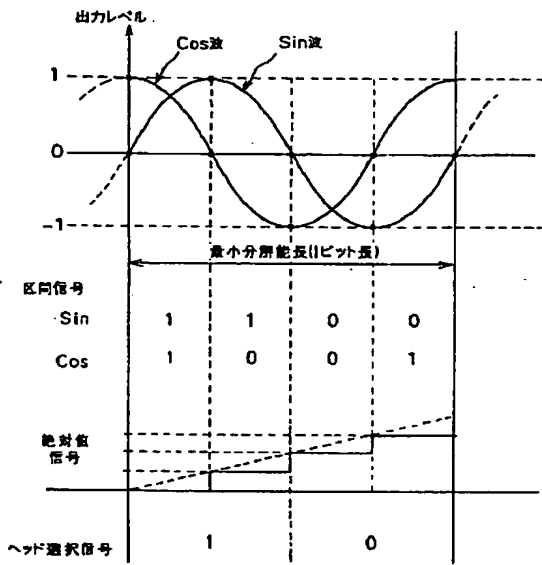
トランク No.

4	N				S S		N																																	
3	N		S S		N												N		S S		N																			
2	N		S S		N												N		S S		N				N		S S		N											
1	S S				N S												N S				N S												N S				N S			

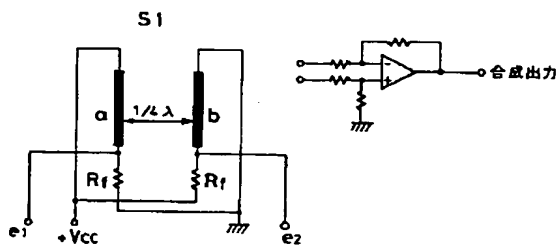
【圖 4】



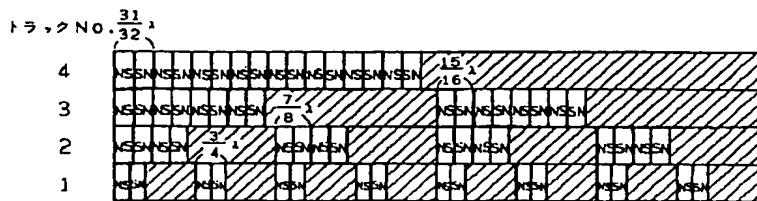
【図5】



【图 13】



【図9】



Timing diagram for the ABS system showing various signals over time. The diagram includes signals for ABS, INC, Heff A, Heff B, 区間絶対値信号, フリ遅延信号, ABS出力信号, and an ABS値 table. Time intervals are marked with λ and 2λ . A legend indicates that the arrow points to the start of a pulse.

Legend: 図中 \leftarrow は遷移部分

トランク No. 31
32¹

4		31 32 ¹	NSNSNSNSNSNSNSNSNSNSNSNSNSNSNSNS															
3		15 16 ¹	NSNSNSNSNSNSNSNSNSNSNSNSNSNSNSNS															
2	7 8 ¹	NSNSNSNSNSNSNS								NSNSNSNSNSNSNSNS								
1		NSNSNS				NSNSNS				NSNSNS				NSNSNS				

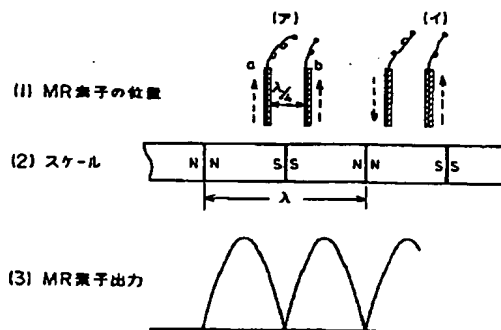
Figure 1 shows the timing diagram for the 16-bit parallel data output of the 74F04. The diagram illustrates the relationship between the clock signal (H1, H2, H3, H4) and the data output (H1 output, H2 output, H3 output, H4 output) over 16 clock cycles. The clock signal is a square wave, and the data output is a 16-bit parallel bus. The data output is shown as a sequence of 16 bits, with the first 8 bits being 00001001 and the next 8 bits being 11010111. The data output is labeled with the hexadecimal value 0124936DA5B7FEC8.

【図12】

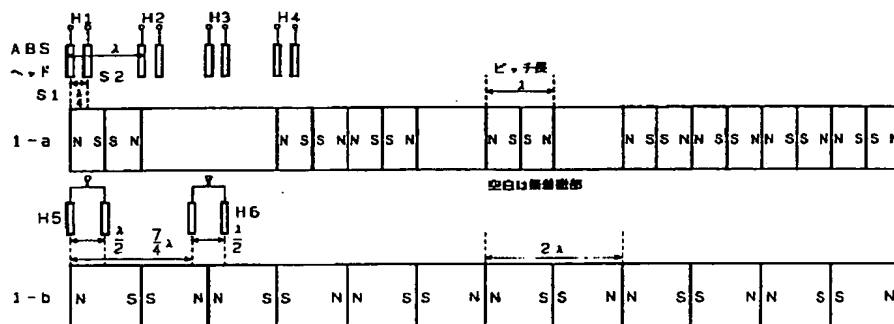
000 0100011001010011111010110111 } 5ビット
 00000010000110001010001110010010 } 6ビット
 11001101001111011011101010111111 } 8ビット

0000000000010000000001000000001000000001010
 0000000111000000000111000000010000000000000
 000110010000000000000000000000000000000000
 00
 00
 1000
 011100000000000000000000000000000000000000
 0100
 0100
 00
 000101000000000000000000000000000000000000
 101100000000000000000000000000000000000000
 101000000000000000000000000000000000000000
 101000000000000000000000000000000000000000
 00
 000101000000000000000000000000000000000000
 101100000000000000000000000000000000000000
 101000000000000000000000000000000000000000
 101000000000000000000000000000000000000000
 001100000000000000000000000000000000000000
 1000
 001110000000000000000000000000000000000000
 111100000000000000000000000000000000000000
 111000000000000000000000000000000000000000
 111000000000000000000000000000000000000000
 100101000000000000000000000000000000000000
 101000000000000000000000000000000000000000
 0100
 001010111110000000000000000000000000000000
 110101010000000000000000000000000000000000
 011101000000000000000000000000000000000000
 011101000000000000000000000000000000000000
 111101000000000000000000000000000000000000
 111101000000000000000000000000000000000000
 111101000000000000000000000000000000000000
 111101000000000000000000000000000000000000
 110111010101010101010101010101010101010101
 110111010101010101010101010101010101010101

【図14】



【図15】



【図16】

